NSG6025 700V 大电流半桥 MOSFET/IGBT 驱动芯片

1 产品特性

- 自举工作的浮动通道
- 最高工作电压为 700 V
- 兼容 3.3V, 5V 和 15V 输入逻辑
- dV/dt 耐受能力可达±50 V/nsec
- Vs 负压耐受能力达-11V
- 栅极驱动电压：10V 到 20V
- 高、低侧欠压锁定电路
  -- 低侧欠压锁定正向阈值 8.9V
  -- 低侧欠压锁定负向阈值 8.2V
  -- 高侧欠压锁定正向阈值 4.0V
  --高侧欠压锁定负向阈值 3.7V
- 芯片开通/关断传输延时
  -- Ton/Toff =150ns/150ns
- 防止直通保护
  -- 死区时间 200ns
- 高低侧延时匹配
- 驱动电流能力：
  -- 拉电流/灌电流=4.5A/5.0A
- 符合 RoSH 标准
  SOP8 (S)

2 应用范围

- 电机控制
- 空调/洗衣机
- 通用逆变器
- 微型逆变器驱动程序

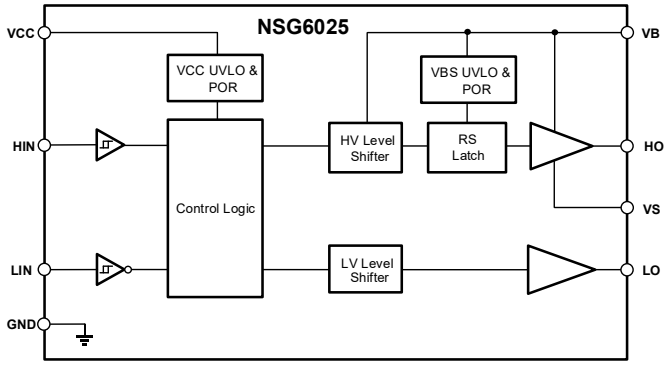
3 产品概述

NSG6025 是一款高压、高速功率 MOSFET/IGBT 高低侧驱动芯片，具有两个独立地传输通道。内部集成了高、低侧欠压锁定电路、过压钳位电路等保护电路，具备大电流脉冲输出能力，逻辑输入电平兼容低至 3.3V 的 CMOS 或 LSTTL 逻辑输出电平，输出电流能力最大可达 4.5A，其浮地通道最高工作电压可达 700V。可用于驱动 N 沟道高压功率 MOSFET/IGBT 等器件。

器件信息

零件号	封装	封装尺寸（标称值）
NSG6025	SOP8	4.9mm x 3.9mm

简化示意图



Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

4 产品选型

Part No.	High-side input	Low-side input	Anti-cross	Dead-time(ns)	VBS UVLO	Ton/Toff (ns)	IO+/IO- (A)
NSG6025	HIN	LIN	YES	200	YES	150/150	4.5/5.0

5 订购指南

产品名	打标印记	封装形式	装料形式	最小包装数量
NSG6025	NSG6025 XXXXX	SOP8	编带	4K/卷

6 修订历史

版本	修改内容	修改时间
V1.0	创建	2025.01.30

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

目录

1 产品特性 1
2 应用范围 1
3 产品概述 1
4 产品选型 2
5 订购指南 2
6 修订历史 2
7 引脚功能描述 5
8 产品规格 6
8.1 极限工作范围 6
8.2 ESD 额定值 6
8.3 额定功率 6
8.4 热量信息 6
8.5 推荐工作范围 6
8.6 电气特性 7
8.6.1 动态参数特性 7
8.6.2 静态参数特性 7
9 功能描述 8
10 NSG6025 说明 10
10.1 概览 10
10.2 功能框图 10
10.3 芯片工作逻辑 10
10.4 信号输入端口 10
10.5 输出端口 11
10.6 欠压保护功能 11
11 应用信息 12
11.1 典型应用电路 12
11.2 自举电路设计指南 12
11.3 自举电路设计指南 14
11.4 PCB 布局指南 15
12.封装信息 16
13 免责声明 17

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

7 引脚功能描述

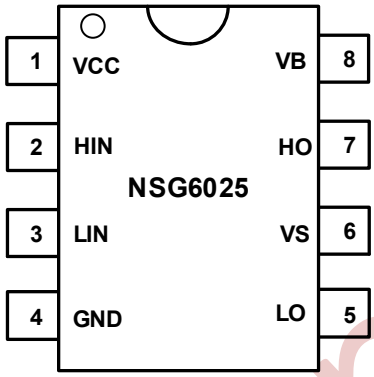


图 7-1 8-脚 SOP 顶视图

表 7-1 芯片引脚描述

编号	名称	功能
1	VCC	电源
2	HIN	高侧信号输入
3	LIN	低侧信号输入
4	GND	地
5	LO	低侧输出
6	VS	高侧浮动地
7	HO	高侧输出
8	VB	高侧浮动电源

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

8 产品规格

8.1 极限工作范围

为了正确地操作，器件应当在以下推荐条件下使用。无特殊说明的情况下，所有电压参数的额定值是以 GND 为参考的，电流参数以流入端口为正，环境温度为 25℃。

符号	定义	最小值	最大值	单位
V_B	高侧浮动电源电压	-0.3	722	V
V_S	高侧浮动地电压	V_B - 22	V_B + 0.3	
V_{HO}	高侧输出电压	V_S -0.3	V_B + 0.3	
V_{CC}	低侧供电电压	-0.3	22	
V_{LO}	低侧输出电压	-0.3	V_{CC} + 0.3	
V_{IN}	逻辑输入电压（HIN，LIN）	-0.3	V_{CC} + 0.3	

8.2 ESD 额定值

符号	定义	典型值	单位
ESD	HBM	±3000	kV
	CDM	±1000	V

8.3 额定功率

符号	定义	最小值	最大值	单位
P_D	封装功率（TA ≤25°C）	—	0.625	W

8.4 热量信息

符号	定义	最小值	最大值	单位
Rth_{JA}	结到环境的热阻	—	200	°C /W
T_J	结温	—	150	°C
T_S	存储温度	-55	150	
T_L	引脚温度	—	300	

8.5 推荐工作范围

为了正确地操作，器件应当在以下推荐条件下使用。无特殊说明的情况下，所有电压参数的额定值是以 GND 为参考的，电流参数以流入端口为正，环境温度为 25℃。

符号	定义	最小	最大	单位
V_B	高侧浮动电源电压	VS + 5	VS + 20	V
V_S	高侧浮动地电压	-11	700	
V_{HO}	高侧输出电压	V_S	V_B	
V_{CC}	低侧供电电压	10	20	
V_{LO}	低侧输出电压	0	VCC	
V_{IN}	逻辑输入电压（HIN，LIN）	0	VCC	
T_A	环境温度	-40	125	°C

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

8.6 电气特性

无特殊情况说明的情况下 T_A= 25℃, V_{CC}= V_B=15V， CL=1nF 。

8.6.1 动态参数特性

符号	定义	最小值	典型值	最大值	单位	测试条件
t_{ON}	开通传输延时	—	150	250	ns	VS=0
t_{OFF}	关断传输延时	—	150	250		VS=0V or 700V
t_R	开启上升时间	—	15	25		VS=0V
t_F	关闭下降时间	—	10	20		
DT	死区时间	100	200	375		
MT	延迟匹配时间(t_{ON}, t_{OFF})	—	—	50		

8.6.2 静态参数特性

符号	定义	最小值	典型值	最大值	单位	测试条件
V_{CCUV+}	V_{CC} 欠压正向阈值	8	8.9	9.8	V	
V_{CCUV-}	V_{CC} 欠压负向阈值	7.4	8.2	9.0		
$V_{CCUVHYS}$	V_{CC} 欠压迟滞	—	0.7	—		
V_{BSUV+}	V_{BS} 欠压正向阈值	—	4.2	4.7		
V_{BSUV-}	V_{BS} 欠压负向阈值	—	3.9	4.4		
$V_{BSUVHYS}$	V_{BS} 欠压迟滞	—	0.3	—		
I_{LK}	高侧浮动电源泄漏电流	—	—	50	μA	VB=VS=700V
I_{QBS}	V_{BS} 静态电流	—	20	40		输入悬空
I_{QCC}	V_{CC} 静态电流	—	260	380		
V_{IH}	高电平输入阈值电压	2.5	—	—	V	VCC=10~20V
V_{IL}	低电平输入阈值电压	—	—	0.8		
V_{OH}	电源与输出高电平之差	—	—	0.1		IO+=20mA
V_{OL}	输出低电平与地之差	—	—	0.1		IO-=20mA
I_{IN+}	逻辑“1” 输入偏置电流	—	30	60	μA	VIN=5V,
I_{IN-}	逻辑 “0” 输入偏置电流	—	—	2		VIN=0V,
I_{O+}	输出高短路脉冲电流	3.0	4.5	—	A	Vo=0V PW≤10μs
I_{O-}	输出低短路脉冲电流	3.5	5	—		Vo=15V PW≤10μs

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

9 功能描述

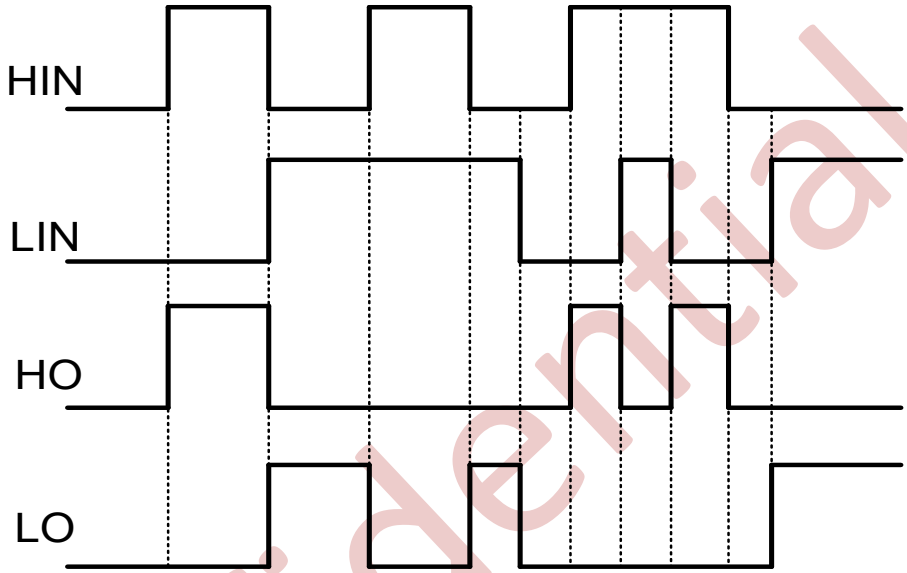


图 **9-1** 输入输出时序波形

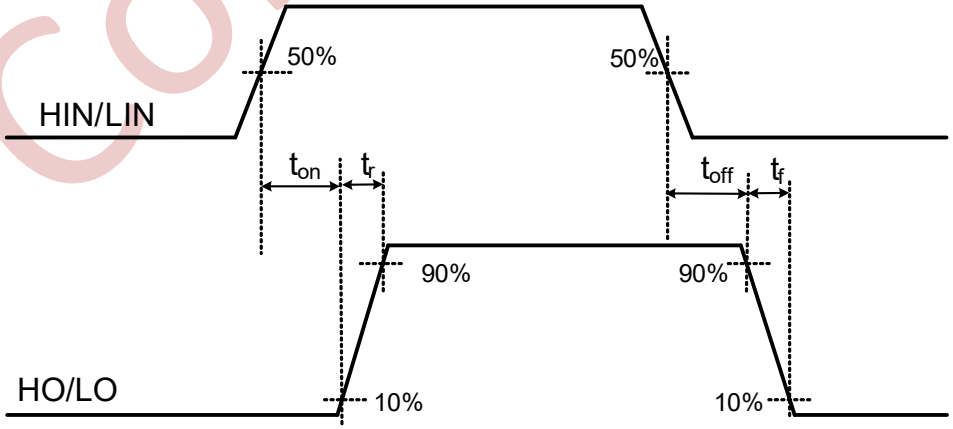


图 **9-2** 传输时间波形定义

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

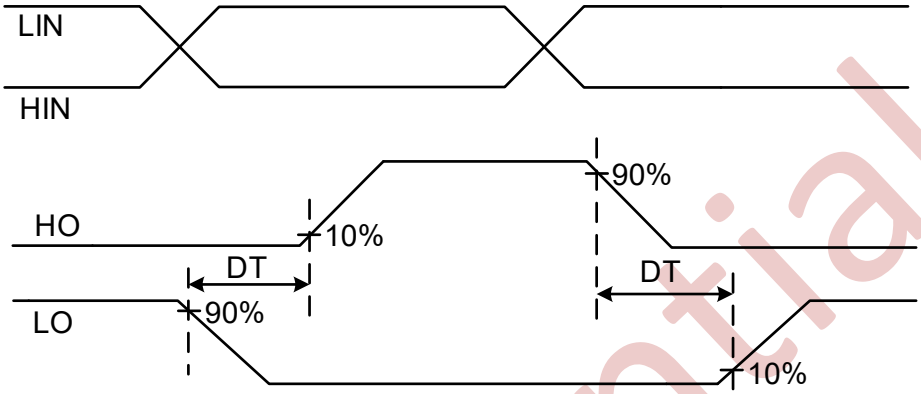


图 **9-3** 死区时间波形定义

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

10 NSG6025 说明

10.1 概览

NSG6025 是一款高压、高速功率 MOSFET 高低侧驱动芯片。具有独立的高侧和低侧参考输出通道，输入输出为同相逻辑。NSG6025 逻辑输入电平兼容低至 3.3V 的 CMOS 或 LSTTL 逻辑输出电平，输出具有大电流脉冲能力和防直通的死区逻辑。NSG6025 其浮动通道可用于驱动高压侧 N 沟道功率 MOSFET，浮地通道最高工作电压可达 700V，该浮动通道需要额外的自举电路支持。另外，NSG6025 的高侧与低侧均包含有欠压保护功能。

10.2 功能框图

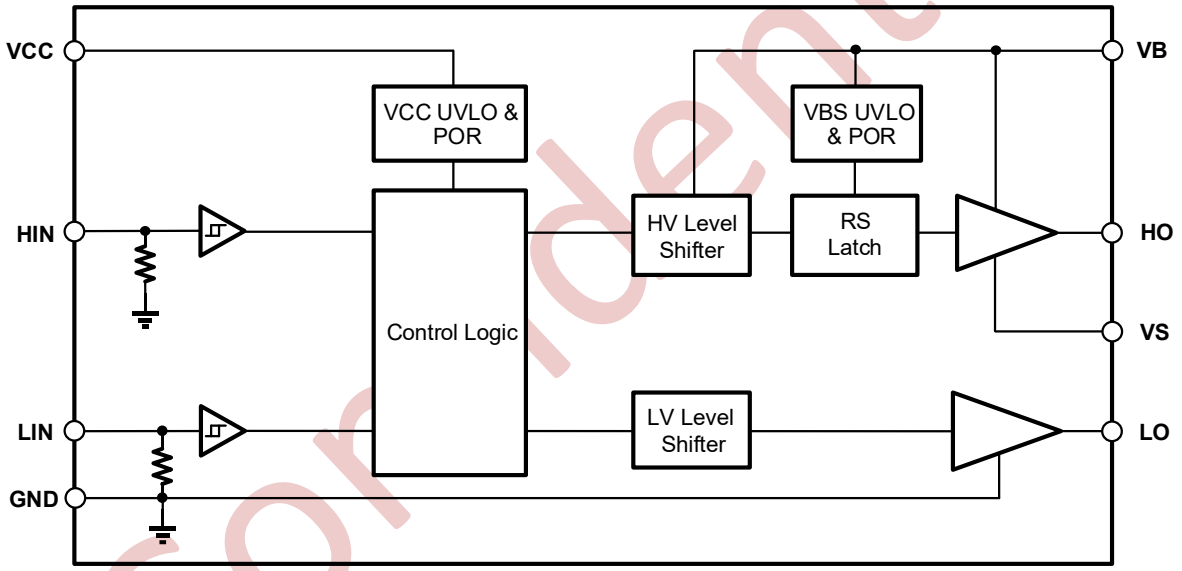


图 10-1 NSG6025 功能框图

10.3 芯片工作逻辑

NSG6025 的低压通道采用电平触发模式，高压通道采用边沿触发方式，两个通道的电平值符合逻辑要求，芯片即可正常工作，如表 10-1 所示。

表 10-1 输入输出逻辑表

INPUT		OUTPUT	
HIN	LIN	HO	LO
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L
注：H 代表高电平；L 代表低电平			

10.4 信号输入端口

NSG6025 的输入引脚采用独立于 VCC 电源电压的、与 TTL 和 CMOS 兼容的输入阈值逻辑。典型高阈值 (VIH) 为 2.3 V，典型低阈值 (VIL) 为 1.5 V。因此，这些输入引脚可方便地由源自 3.3 V 和 5 V 数字电源控制器器件的逻辑电平 PWM 控制信号驱动。更大的迟滞电压（典型值为 0.8 V）相比传统的 TTL 逻辑实现（其迟滞电压通常小于 0.5 V）提供了更强的抗噪能力。NSG6025 还具备对输入引脚阈值电压水平的严格控制，这简化了系统设计考量，并确保了其在温度变化范围内的稳定运行。

NSG6025 包含一个重要特性：当任一输入引脚处于悬空状态时，相应通道的输出会被强制保持为低电平状态。

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司
Confidential

这是通过在所有输入引脚（HIN, LIN）上使用接地（GND）下拉电阻来实现的，如图中的器件框图所示，输入引脚（HIN, LIN）的输入阻抗典型值为 150 kΩ。此外，NSG6025 具有-10V 的输入负压耐受能力，只要输入负电压的幅度小于推荐工作条件的最小额定值，输入引脚也能承受低于 GND 的负电压。

10.5 输出端口

NSG6025 的输出级采用独特的上拉结构设计，在功率开关管开启过程中最关键的米勒平台区间（此时功率开关管的漏极或集电极经历 dV/dt 变化）提供最强峰值拉电流能力。该结构由P 沟道 MOSFET 与 N 沟道 MOSFET 并联组成：

- N 沟道 MOSFET在输出从低到高转换的极窄时间窗口内短暂导通，实现瞬时电流增强，加速开启过程；
- P 沟道 MOSFET提供稳定导通路径，其导通阻抗由 ROH 参数（直流测量值）表征；

因此，由于 N 沟道 MOSFET 的动态增强未包含在直流测量中，实际开启瞬态的有效上拉电阻远低于 ROH 参数值，也即实际开启时间远低于实测 ROH 等效的上升时间；下拉结构由单 N 沟道 MOSFET实现，其阻抗可以通过 ROL 参数（直流测量值）直接表征。

NSG6025 的每个输出级均可提供 4.5A 峰值拉电流和 5A 峰值灌电流脉冲。得益于 MOS 输出级实现的极低压降特性，**其输出电压可在(VCC 与 GND)或(VB 与 VS)之间实现轨到轨摆幅驱动**。

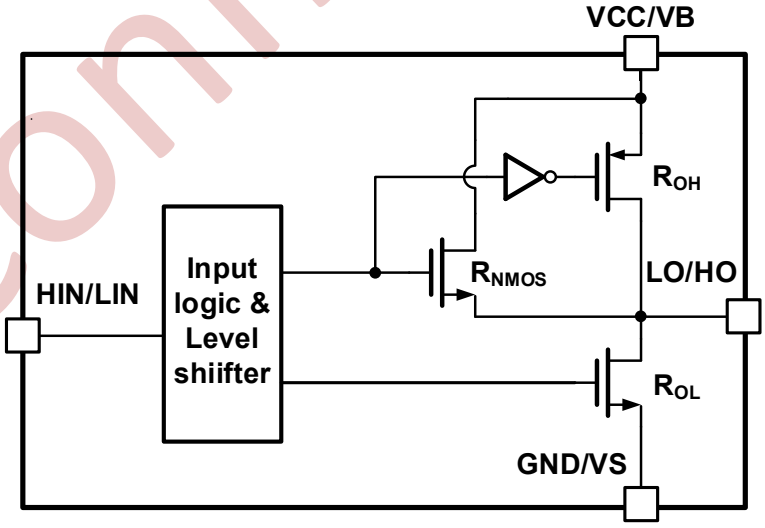


图 10-2 NSG6025 输出级示意图

10.6 欠压保护功能

NSG6025 的低压区驱动器包含欠压保护电路，欠压保护电路可以监控电源电压 (VCC)，在电压足以驱动外部 MOSFET（达到相应预设阈值）之前，UVLO 电路将抑制所有输出。所以，当 VCC 引脚的电压上升至超过 UVLO 阈值之前，所有输出端口都保持低电平。

如图 10-3 所示，当 VCC 发生欠压时，所有输出信号立刻变为低电平，当 VCC 的电压再次回升超过欠压阈值时，所有输出信号恢复，且 LO 电压值与当前 VCC 保持一致，HO 电压值与当前 VB-VS 保持一致。此外 NSG6025 中内置了 UVLO 的阈值迟滞，上述电源电压下降触发欠压的阈值与电压回升芯片正常工作的阈值之间存在一定的迟滞量，可以防止电源电压发生波动时的输出异常波形。

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

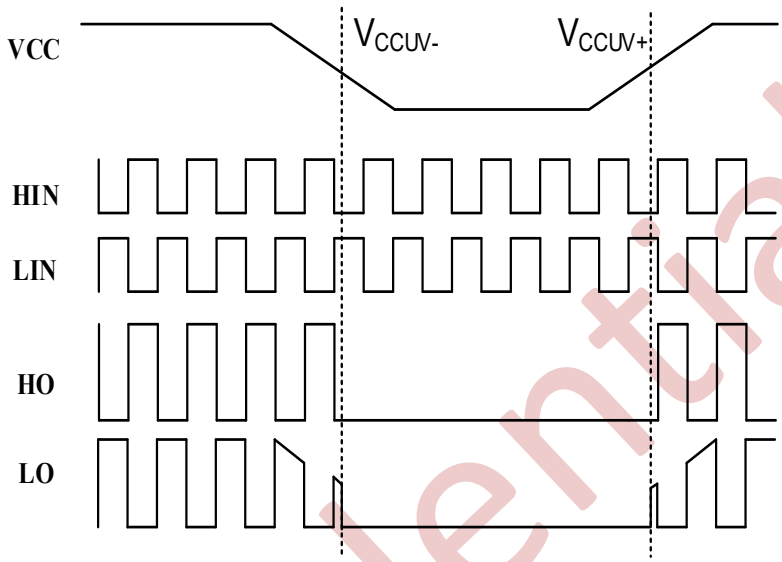


图 10-3 欠压功能波形定义

11 应用信息

在大多数的应用环境中，主控 IC 的 PWM 输出级电压往往只有 3.3V 或者 5V 的能力，并不足以驱动功率端的 MOSFET，因此与 MOSFET 之间需要一个大功率的驱动级芯片用于驱动 MOSFET 的栅极电压，使驱动电压上升至 12V-15V，这样才能使 MOSFET 处于稳定的完全打开状态。同时驱动芯片提高了功率器件的开关速率和减少了相关的开关功率损耗。

11.1 典型应用电路

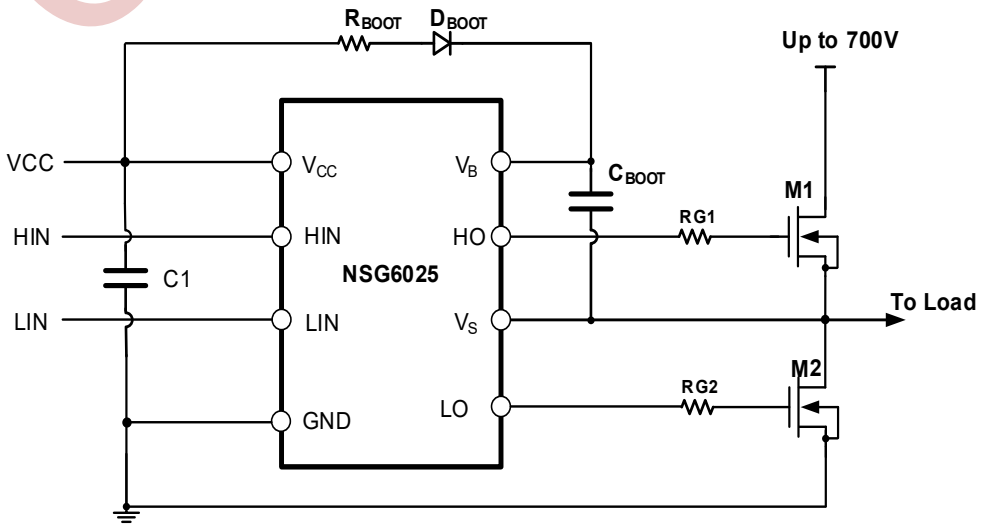


图 11-1 典型应用电路图

11.2 自举电路设计指南

一般半桥电路中的结构如图 11-2 所示，包含有自举电阻，自举二极管和自举电容这三部分。这种方案是当前电机驱动中最常用的且性价比最高的方案。

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

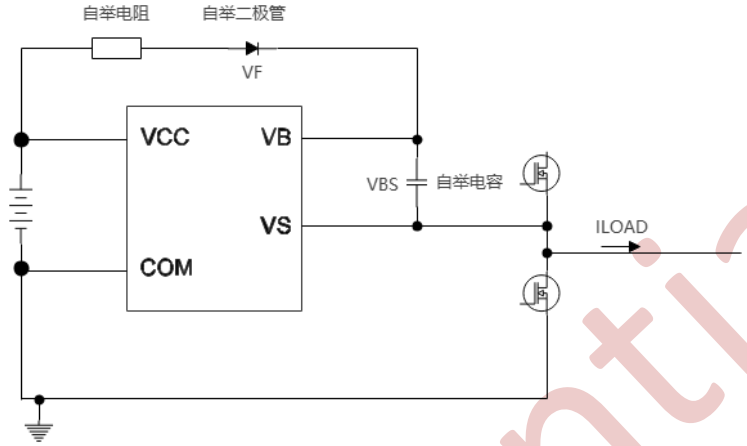


图 11-2 自举电路基本结构

自举电路电容选择

为了确定自举电容的大小，我们首先需要评估以下几点：

- MOS 开启所需要的栅极电荷 Q_g;
- MOS 的 GS 漏电 I_{LK_GS};
- 驱动的静态工作电流 I_{QBS};
- 自举二极管的漏电 I_{LK_DIODE};
- 自举电容漏电 I_{LK_CAP};
- 上桥置高时间 T_{HON}.

当自举电容使用电解电容时 I_{LK_CAP} 才会纳入计算值，其他类型的电容均不需要考虑。这里推荐至少使用一颗低 ESR 的陶瓷电容，并联电解电容和低 ESR 陶瓷电容可以实现更好的电路工作特性。

通过计算，我们能得出一次开启所需损耗的电容值：

$$Q_{TOT} = Q_G + (I_{LK_GS} + I_{QBS} + I_{LK_DIODE} + I_{LK_CAP}) \times T_{HON}$$

在自举过程中，VBS 可以下降的范围△V_{BS}

$$\Delta V_{BS} \leq V_{CC} - V_F - V_{GSmin} - V_{DSon}$$

在此过程中，需要保证：

$$V_{GSmin} > V_{BSUV-}$$

V_F　MOS 的反向二极管压降

V_{GEmin}　保持 MOS 管导通的最小栅极电压

V_{DSon}　下桥 MOS 的导通压降

用以上结果，可以计算得出：

$$C_{BOOTmin} = \frac{Q_{TOT}}{\triangle V_{BS}}$$

注意：此处计算自举电容的过程中，仅仅计算了一次脉冲过程所需的电荷量，没有考虑 PWM 的占空比与频率等问题。如果是使用 PWM 波控制的信号，请以上述计算方式为基础，经过一定的等效换算得到其实际所需要的自举电容大小。

自举电路的注意事项

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

A. 自举电阻

自举电阻会在部分自举电路中使用，并不是必须元器件。在启动时 HO 与 LO 可能会发生异常跳变，此时增加自举电阻，自举电阻会在自举电路启动时，限制从自举二极管经过的电流，能够非常有效地抑制一些不良信号，起到保护电路的功能。

B. 自举电容

在上桥臂长时间开启的电路设计中，使用电解电容作为自举电容的设计必须考虑 ESR。上桥臂长时间开启需要一个容值较大的自举电容，一般选用电解电容较多。但是电解电容有一定的内阻，会使自举电阻分压降低，无法实现其功能。此时并联一个低 ESR 的陶瓷电容，能够有效避免这种情况发生。

C. 自举二极管

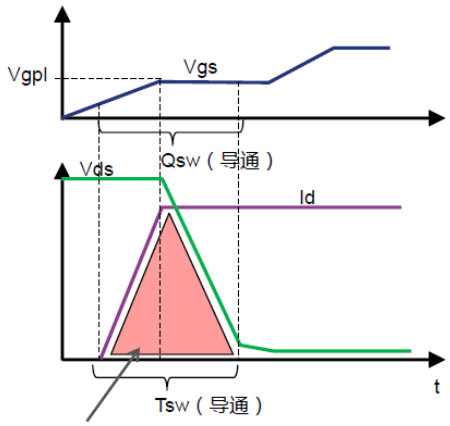
自举二极管用于维持自举电路的电压稳定，需要保证二极管的反向耐压能力大于驱动电源电压，并在此基础上尽可能地选择快恢复二极管，如肖特基二极管等。

11.3 自举电路设计指南

栅极电阻用于控制所驱动 MOS 的开关速度快慢和上升下降沿的斜率，会影响到应用上的多项性能，如损耗，可靠性等。本节会叙述如何选择驱动电阻，并对驱动电阻带来的影响进行讨论。栅极电阻的选择与所使用的驱动芯片、MOSFET 甚至电路设计息息相关，不同环境中均需要根据实际情况重新选择。

常见的工业无刷电机工作频率约 2kHz-10kHz，基于这一点，通常会选择阻值为 20Ω-120Ω 的栅极电阻。这是由以下两点所决定的：

（1） **MOS 的开关损耗**。MOS 的损耗一部分为开关损耗，另一部分为导通损耗，栅极电阻则主要影响了开关过程的损耗，阻值越大，开关过程越慢，电压电流的交叠区域越大，损耗也就越大。损耗过大最直接的影响就是会使芯片温度迅速上升，在高于 150℃的条件下则会使器件面临失效的风险。



$$Psw(on) = \frac{1}{2} \times Id \times Vds \times Tsw(on)$$

图 11-3 阻性负载条件下的 MOS 开关损耗

（2） **可靠性**。与损耗相反，栅极电阻的阻值越小，MOSFET 的开关速度就会越快。在实际应用中，功率端电流较大，对寄生参数较为敏感，过高的开关速度会增加信号的不稳定性，轻则使电机的 EMI 过大，重则使电路发生损坏。其中最常见的有：

1）栅极信号振铃，导致 MOS 损坏（如图 11-4 所示）；

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

2）dv/dt 过快，VS 端口承受过高或者过低的电压信号，导致驱动损坏。

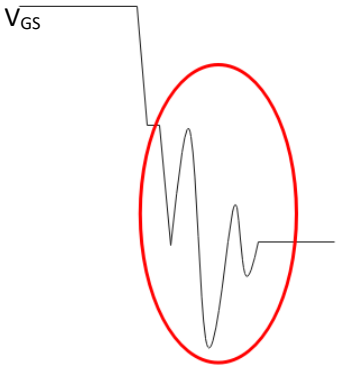


图 11-4 栅极振铃现象

11.4 PCB 布局指南

为实现半桥栅极驱动芯片的出色性能，应遵循以下印刷电路板(PCB)布局布线指南。

- 应在靠近驱动芯片 VCC 和 GND 引脚之间，以及 VB 和 VS 引脚之间放置低 ESR/ESL 的电容，用于提供 VCC 和 VB 引脚的高峰值电流。
- 为防止高侧 MOSFET 漏极出现大的电压瞬变，必须在高侧 MOSFET 漏极和地(GND)之间连接一个低 ESR 电解电容和一个陶瓷电容。
- 为避免开关节点(VS)引脚上出现过大的电压负瞬变，必须尽可能减小高侧 MOSFET 源极和低侧 MOSFET（同步整流管）源极之间的寄生电感。
- 应尽量避免 VS 层与地(GND)层重叠，以更大程度减少 VS 层的开关噪声被耦合到接地层。
- 驱动芯片的散热焊盘应连接至大面积厚铜层，从而提高驱动芯片的散热性能。散热焊盘通常连接至与芯片 GND 等电位的接地层，建议仅将该散热焊盘连接至 GND 引脚。
- 接地注意事项：

(1) 设计接地连接的首要目标是将 MOSFET 栅极充放电回路限制在尽量小的环路面积内。这种方式降低了环路电感，能够有效避免 MOSFET 栅极上的噪声问题。同时，栅极驱动芯片应尽量靠近 MOSFET。

(2) 第二个考虑因素是确保自举电容充电路径的合理性，其中包括以地(GND)为基准的 VCC 旁路电容、自举二极管、自举电容和低侧 MOSFET 体二极管。由于 VCC 旁路电容通过自举二极管逐周期对自举电容进行充电，且每次充电发生在非常短的时间内，因此该充电路径会通过高峰值电流。尽可能减小 PCB 上自举电路的环路长度和面积，可以使自举电路工作在稳定的状态，这一点对于确保驱动芯片可靠运行至关重要。

Confidential

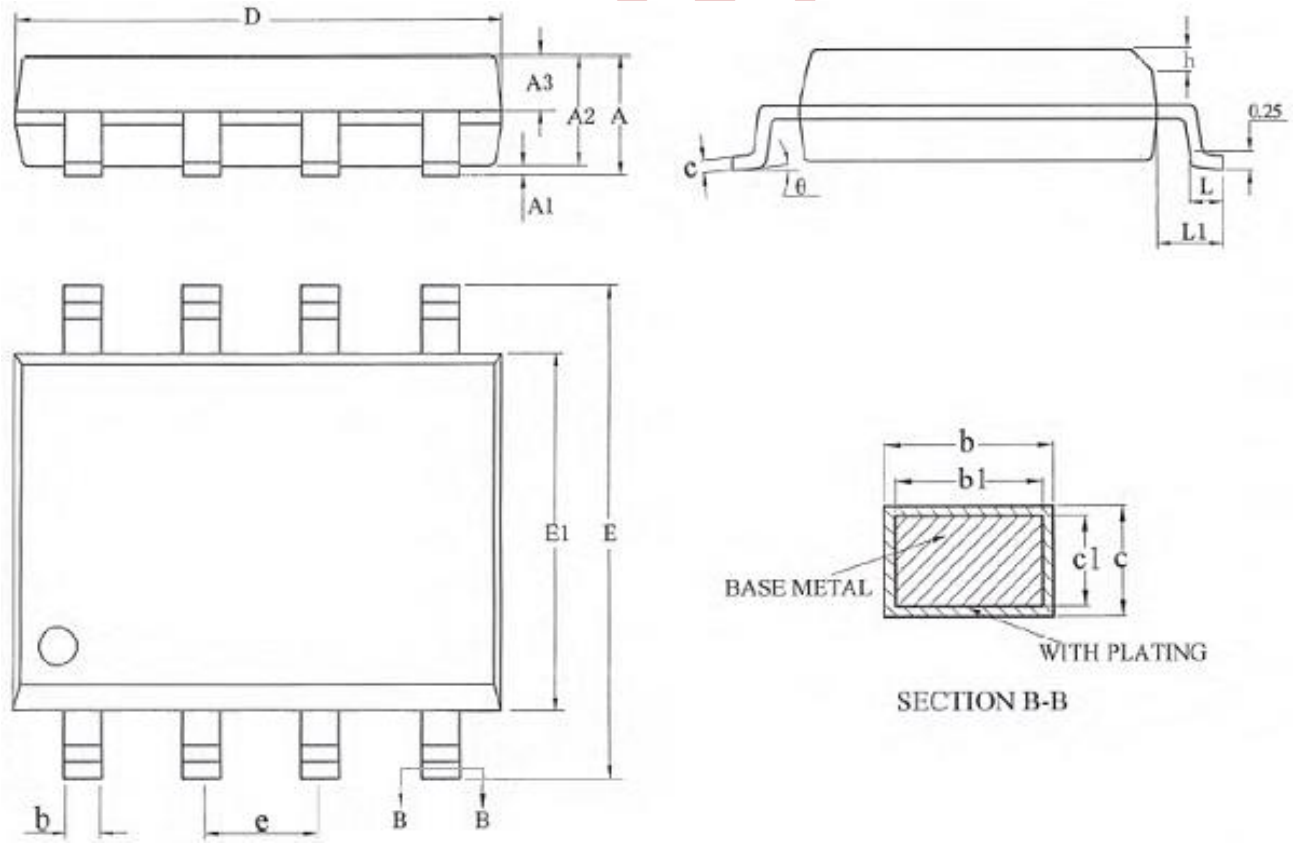
Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

12.封装信息

SOP-8 Package Dimensions

Size / Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size / Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	-	-	1.75	D	4.70	4.90	5.10
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.40	1.50	E1	3.70	3.90	4.10
A3	0.60	0.65	0.70	e		1.27BSC	
b	0.39	-	0.48	h	0.25	-	0.50
b1	0.38	0.41	0.43	L		0.50	
c	0.21	-	0.26	L1	1.05BSC		
c1	0.19	0.20	0.21	θ	0	-	8°

SOP-8 Package Outlines



Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司

13 免责声明

- 本公司（国硅集成电路技术（无锡）有限公司）所提供的 NSG6025 产品及其相关数据表（以下简称“产品”）并未针对极高可靠性要求的应用进行设计或测试，如生命支持系统、飞机控制系统或其他一旦失效可能导致严重人身伤害和/或物质损失的应用。在使用本产品于此类应用之前，请务必咨询您附近的本公司代表。
- 本公司不对因超出产品规格（包括但不限于最大额定值、操作条件范围或其他参数）的瞬时或持续使用而导致的设备故障承担责任。用户应确保在使用本产品时遵守所有规定的规格和条件。
- 本数据表所述的产品性能、特性和功能均基于产品独立状态下的测试结果，并不构成产品在用户产品或设备中安装后的性能、特性和功能的保证。对于无法在产品独立状态下评估的症状和状态，用户应始终在其产品或设备中安装并测试产品以进行验证。
- 尽管本公司致力于提供高质量、高可靠性的产品，但所有半导体产品均存在一定的失效概率。这种概率性失效可能导致事故或事件，从而危及人身安全、引发火灾或烟雾，或造成其他财产损失。因此，在设计设备时，用户应采取安全措施，以防止此类事故或事件的发生。这些措施包括但不限于安全设计保护电路和防错电路、冗余设计以及结构设计。
- 如本数据表所述的任何产品或技术数据受当地出口管制法律法规的管辖，则在获得相关当局根据上述法律颁发的出口许可证之前，不得出口此类产品。
- 本数据表及其所包含的信息（包括电路图和电路参数）仅供示例之用，并不保证用于批量生产。本公司认为本数据表中的信息是准确可靠的，但对于其使用或任何侵犯第三方知识产权或其他权利的情况，本公司不作出任何明示或暗示的保证。
- 由于产品/技术改进等原因，本数据表及其中所述的信息可能会在不事先通知的情况下发生变更。在设计设备时，请参考您打算使用的国硅驱动产品的“交货规范”。
- 本声明基于 2025 年 2 月的信息编制，并可能在不通知的情况下进行更改。

Confidential

Copyright © 2025, NSIC Technology (Wuxi) Co., LTD
国硅集成电路技术(无锡)有限公司