Hi9103B 恒压恒流 BUCK 控制器

1. 特性

- 宽输入电压范围 8~150V
- 输出电压 5V 到 30V 可设置
- 支持软启动
- 逐周期限流保护
- 转换效率>96%
- 恒压恒流输出
- 支持可设置线损补偿
- 低待机功耗
- 内置 40VLDO 供电
- 恒压精度≤±3％
- 过流点精度≤±5％
- 过温保护
- 输出短路保护
- 封装：ESOP8

2. 应用领域

- 电动车，电瓶车，扭扭车
- 车充，卡车车充
- MCU 模块供电
- 锂电充放
- POE

3. 说明

Hi9103B 是一款外围电路简洁的宽输入电压降压 BUCK 恒压恒流驱动器，适用于 8-150V 输入电压范围的 DCDC 降压应用。

Hi9103B 采用我司专利算法，实现高精度的降压恒压恒流。

输出电压通过 FB 管脚设置，输出电流通过 CS 电阻设置，外围简洁，具备高效率，低功耗，低纹波，优异的线性调整率和负载调整率等优点。

支持输出线损补偿，对于充电器方案开发更灵活方便。

Hi9103B 采用固定频率 PWM 峰值电流模式，工作频率为 150KHz，轻载时降频以提高轻载的效率。

芯片支持软启动，输出短路保护，逐周期限流保护，过温保护，提高系统的可靠性。

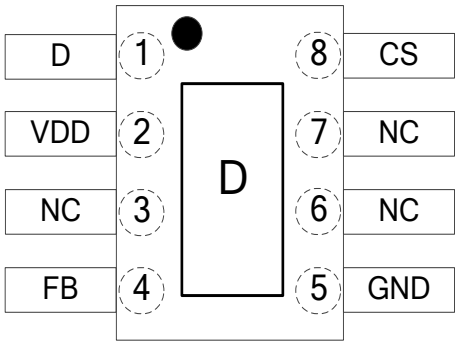
4. 芯片选型

型号	峰值电流	驱动方式	封装形式	编带数量（颗/盘）	最高耐压
Hi9103B	1.5A	内置 MOS	ESOP8	4000	150V

HiChips Confidential

2017-2024Copyright © HichipsTechnology

5. 管脚配置



（EP 管脚为底部散热盘）
Hi9103B 管脚图

编号	管脚名称	功能描述
1,EP	D	内置功率 MOS 管 Drain 端
2	VDD	供电输入
4	FB	输出电压采样
5	GND	芯片地
8	CS	电流检测
3,6,7	NC	--

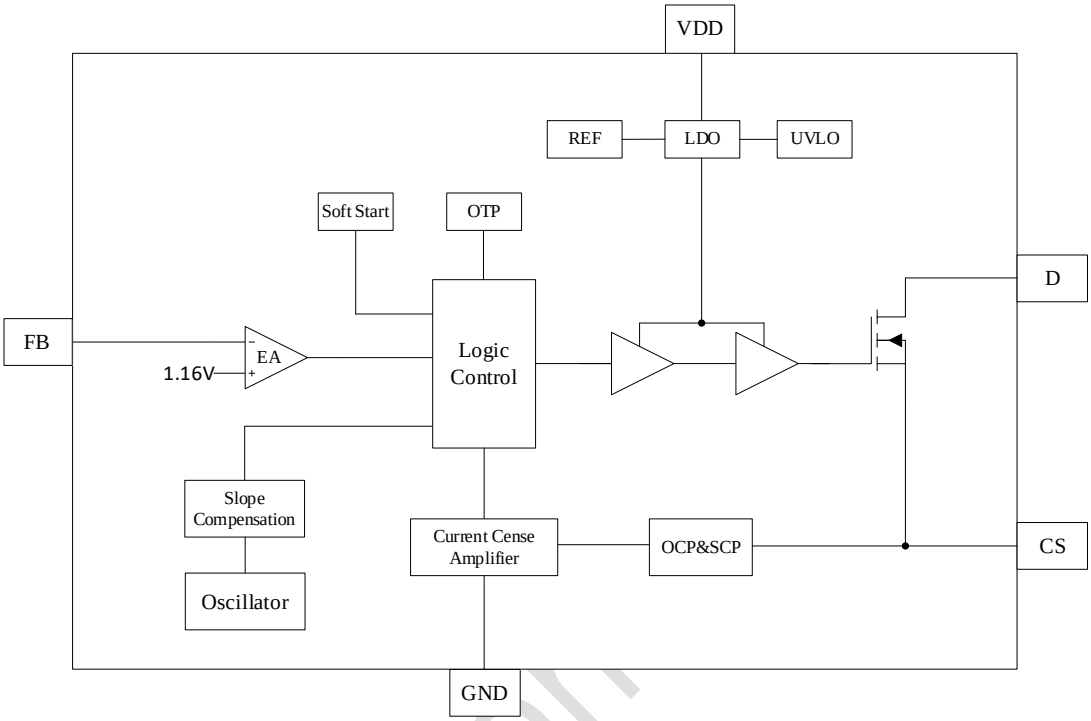
6. 极限工作参数

符号	说明	范围	单位
VDD	供电输入	-0.3~40	V
CS	CS 管脚耐压	-0.3~40	V
D	内置功率 MOS 管 Drain 端	-0.3~150	V
FB	输出电压采样	-0.3~6	V
TSTG	存储温度	-40~150	℃
TA	工作温度	-40~125	℃
ESD	HBM 人体放电模式	>2	KV

Hichips confidential

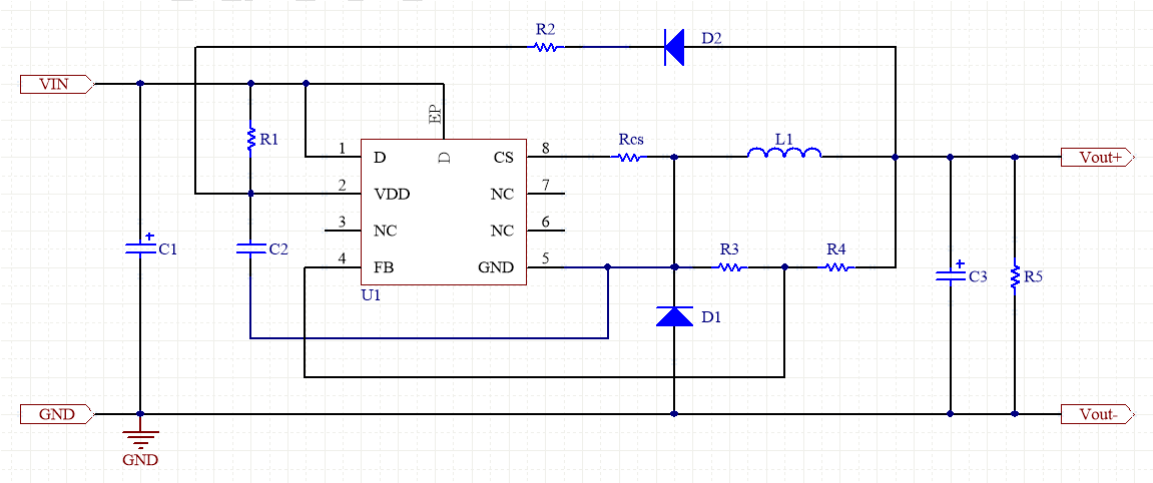
2017-2024Copyright © HichipsTechnology

7. 结构框图



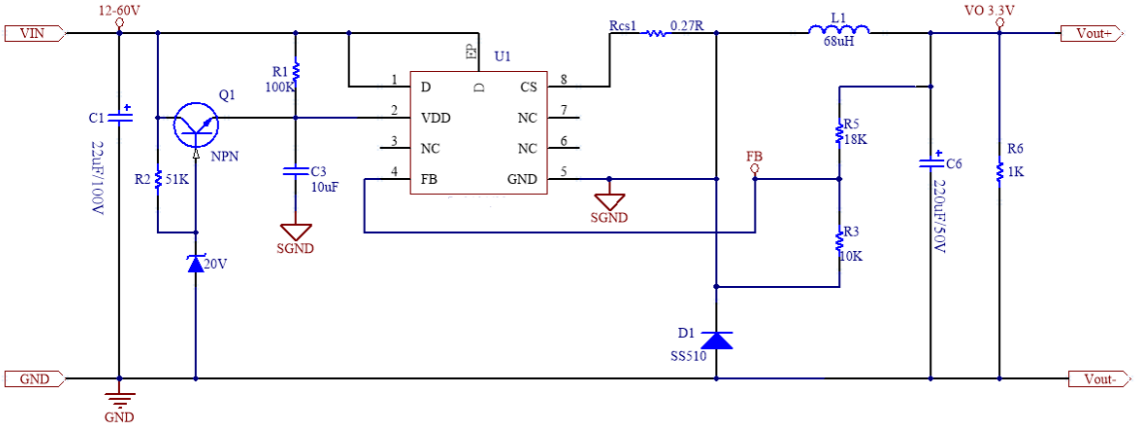
结构框图

8. 应用电路



典型应用电路

2017-2024Copyright © HichipsTechnology



12~60V 输入----3.3V/0.8A 输出应用图

HiChips Confidential

 2017-2024Copyright © HichipsTechnology

9. 电气特性

（除非特殊说明，下列条件均为 T_A=25℃）

符号	说明	测试条件	范围			单位
			最小	典型	最大	
VIN 工作部分						
I_{DD}	工作电流	V_{IN}=6.5V	-	1	-	mA
I_{START}	启动电流		10	-	-	uA
V_{DD}	V_{DD} 电压范围		6.5	-	24	V
Uup	启动电压			6.2		V
U_{VLO}	欠压保护电压			3.5		V
恒压恒流工作部分						
V_{CS}	限流电压	V_{IN}=6.5V	-	-	400	mV
V_{REF}	电流检测基准电压		190	200	210	mV
V_{FB}	输出采样基准电压		1.125	1.16	1.195	V
I_{CABLE}	线损补偿	FB 下拉电流	-	5	-	uA
震荡器						
D_{MAX}	最大占空比		-	90	-	%
F_{OSC}	开关频率	VIN=24,VOUT=12V，IOUT=1A	-	150	-	KHz
GATE 驱动						
I_H	驱动上拉电流		-	400	-	mA
I_I	驱动下拉电流		-	600	-	mA
可靠性						
T_{OVT}	过温保护	输出关闭	-	142	-	℃

Hichips Confidential

2017-2024Copyright © HichipsTechnology

10. 应用说明

Hi9103B 是一款外围电路简洁的宽输入电压范围的降压 BUCK 恒压恒流驱动器，支持输入电压高达 150V。芯片采用本司专利算法，采用固定工作频率，PWM 峰值电流模式从而达到高精度的恒压恒流，高效率，低功耗，低纹波，以及优异的线性调整率和负载调整率。

10.1. 芯片启动

系统上电后通过启动电阻 R1 对连接于 VDD 引脚的电容充电，启动电流最小需要 10uA；当 VDD 电压高于 6.5V 后，芯片开始工作，VDD 最大钳位电压 24V。

当芯片功率 MOS 管关闭时，R2、D2 对芯片 VDD 供电，24V 以下输出时 R2 的建议值为 22Ω，24V 以上输出时适当增大 R2 电阻。D2 选择反向额定电压大于输入电压的肖特基二极管。

10.2. 设置输出电压

输出电压通过 FB 管脚的分压电阻 R3、R4 设置，其公式如下:

$$V_{OUT} = V_{FB} \times \left(\frac{R3 + R4}{R3} \right) V$$

其中 V_{FB} 为输出采样基准电压，典型值为 1.16V。

为了提高输出电压的精度，PCB 布局 R3、R4 分压电阻紧靠着 FB 管脚。

10.3. 设置最大输出电流

最大输出电流通过 CS 对 GND 管脚的电阻设置，公式如下:

$$I_{OUT_MAX} = \frac{0.2V}{R_{CS}} A$$

其中 I_{OUT_MAX} 为最大输出电流，R_{CS} 为系统的检流电阻。

HiChips Confidential

2017-2024Copyright © HichipsTechnology

10.4. 电感选择

电感的选择可通过计算公式算出：

$$L=\frac{(V_{IN}-V_{OUT})\times V_{OUT}\times 10^{6}}{r\times I_{OUT_MAX}\times f\times V_{IN}}(uH)$$

V_{IN}：输入电压，V_{OUT}：输出电压，I_{OUT_MAX}：最大输出电流，r：电流纹波率，f：工作频率。

举例：V_{IN}=24V、V_{OUT}=5V、I_{OUT_MAX}=2A、f=150kHz、r=0.35，代入公式计算得电感 L≈43.5uH，选用 47uH。

电感的选择影响功率、效率、稳态运行、瞬态行为和回路的稳定性。电感值决定了电感的纹波电流。选用电感需要注意其额定饱和电流以及 DCR，DCR 过大会降低效率。

电感典型值在 33~100uH 之间，选取大的电感值，电感的纹波电流会变小，有助于提高效率。

电感平均电流计算公式：

$$I_{AVG}=I_{OUT}(A)$$

电感峰峰值电流计算公式：

$$I_{PP}=\frac{V_{OUT}}{L\times \mathrm{f}}\times(1-\frac{V_{OUT}}{V_{IN}})(A)$$

电感峰值电流为：$I_{PK}=I_{OUT}\times(1+\frac{r}{2})(A)$

r 的取值与电感感量有关，参考电感感量计算公式：

$$L=\frac{(V_{IN}-V_{OUT})\times V_{OUT}\times 10^{6}}{r\times I_{OUT_MAX}\times f\times V_{IN}}(uH)$$

10.5. 续流二极管选择

注意续流二极管的额定平均电流应大于流过二极管的平均电流。二极管平均电流计算公式如下：

$$I_{D}=I_{OUT}\times\left(1-\frac{V_{OUT}}{V_{IN}}\right)(A)$$

注意，二极管应具有承受反向峰值电压的能力同时反向额定电压大于 VIN 的二极管。为了提高效率，选择肖特基二极管。

HiChips Confidential

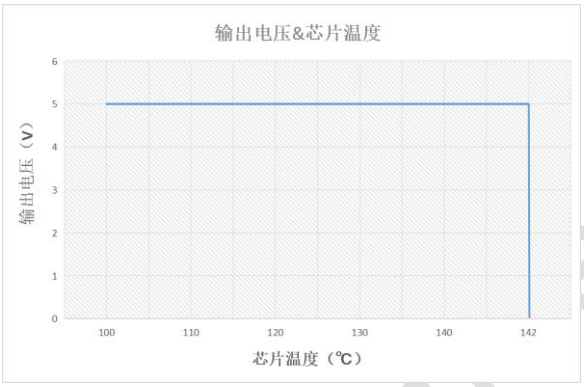
2017-2024Copyright © HichipsTechnology

10.6. VDD 旁路电容选择

为了保持电路的稳定，VDD 管脚对芯片地需要并联一个 10uF 以上的旁路电容，输出负载越大需要的容量越大。PCB 布板时，VDD 旁路电容需要紧挨着芯片管脚布局。

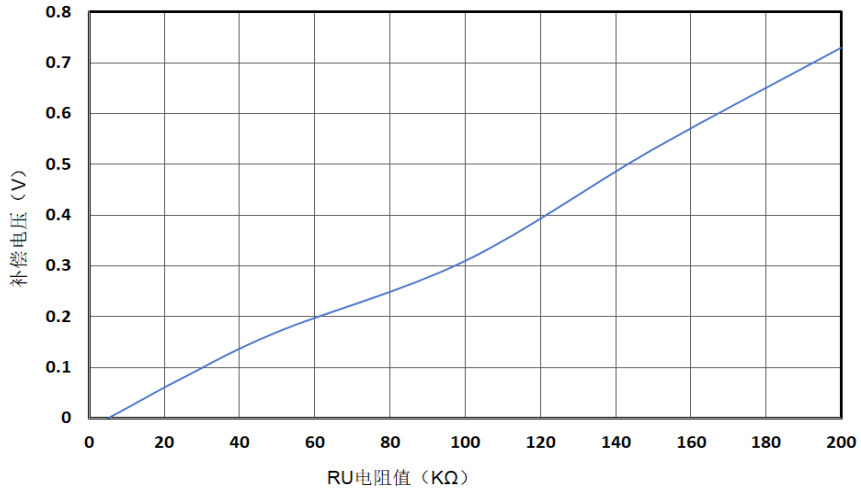
10.7. 过温处理

当芯片温度过高时（典型情况下是芯片内部温度达到 142℃以上时），系统会关断功率管，直接关闭输出，从而限制输入功率，增强系统可靠性；当芯片内部温度降低，退出过温保护后，芯片恢复正常重新启动工作。



10.8. 线损补偿曲线图

芯片支持线损补偿，补偿电压跟电阻的关系曲线图如下图：



RU 为上电阻，电路图如下：



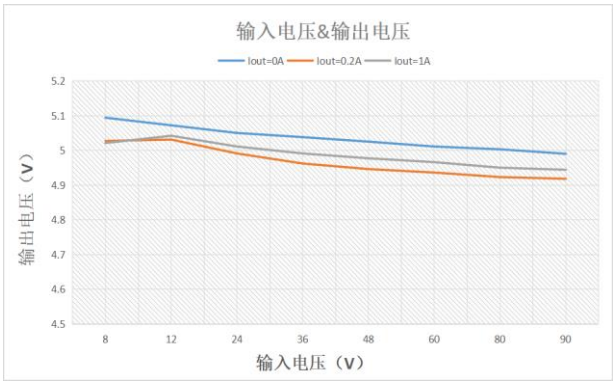
Confidential

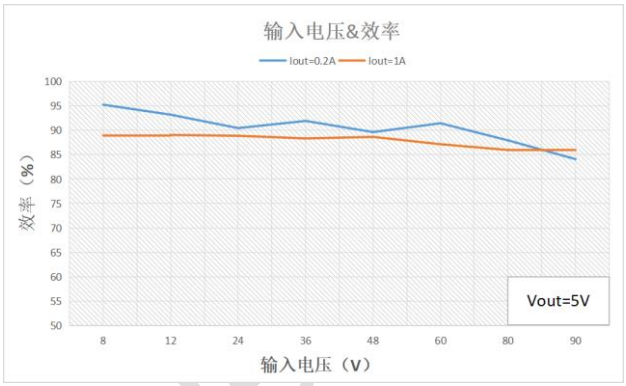
2017-2024Copyright © HichipsTechnology

11. 典型特性曲线

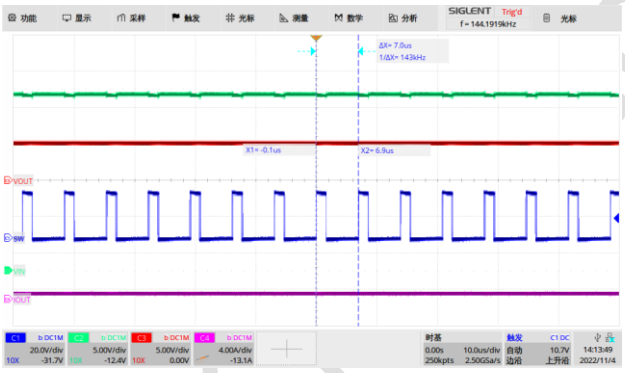
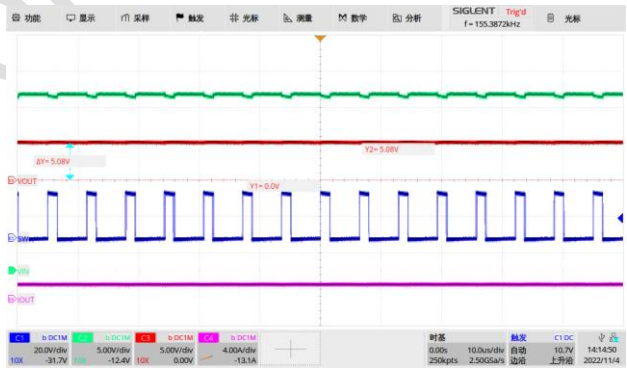
测试条件：V_{IN}=8~90V；V_{OUT}=5V；I_{OUT}=0~2A；R1=100K；R2=22R；R3=31K；R4=110K；R5=2K；L=68uH；C1=47uF/100V；C2=10uF/50V；C3=220uF/50V×2；Rcs=0.2R×3；D1=510（SMB）；D2=SS110（SMA）；

11.1. 典型曲线

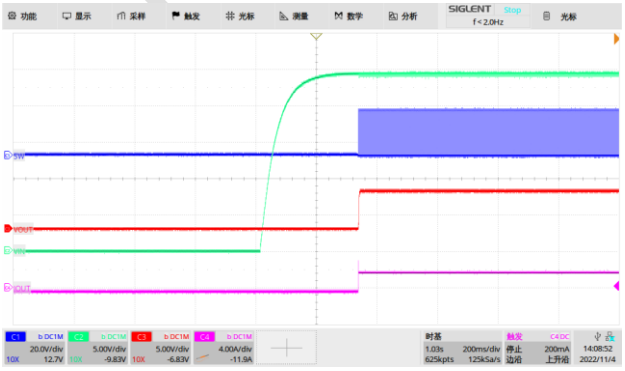
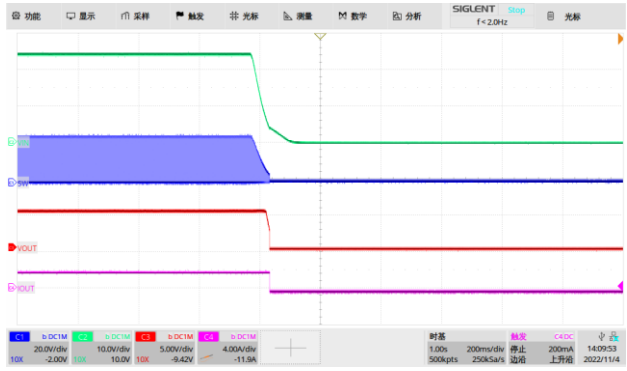




11.2. 稳态波形

图 1：Vin=24V，Vout =5V，Iout=0.5A	图 2：Vin=24V，Vout =5V，Iout=1A
(CH1：SW，CH2：V_{IN}，CH3：V_{OUT}，CH4：I_{OUT})	(CH1：SW，CH2：V_{IN}，CH3：V_{OUT}，CH4：I_{OUT})
	

11.3. 开关机波形

图 3：开机波形 Vin=24V，Vout =5V，Iout=1A	图 4：关机波形 Vin=24V，Vout =5V，Iout=1A
	

2017-2024Copyright © HichipsTechnology

11.4. 动态响应波形

图 5：Vin=24V，Vout =5V (A=0.1A，B=1A，T=200ms)

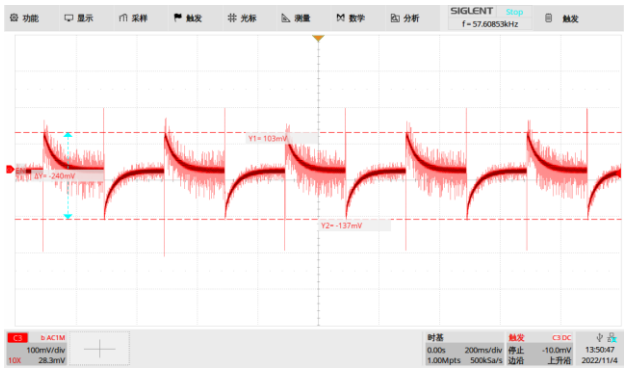
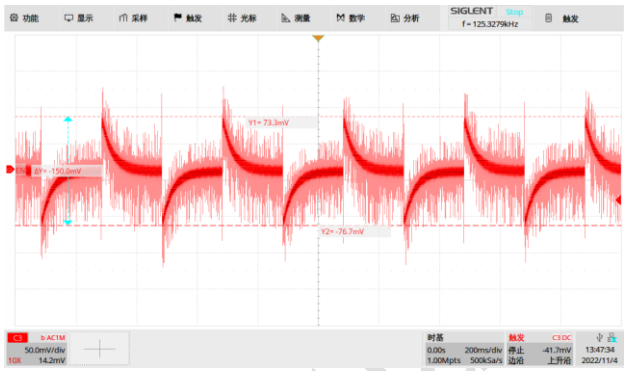


图 6：Vin=24V，Vout =5V (A=0.5A，B=1A，T=200ms)



11.5. 输出短路波形

图 7：输出短路波形 Vin=24V，Vout =5V，Iout=1A

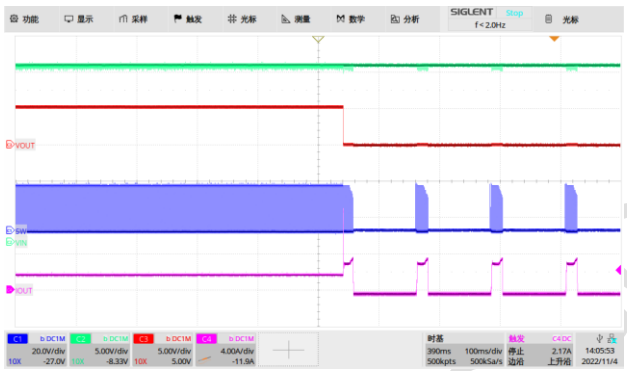
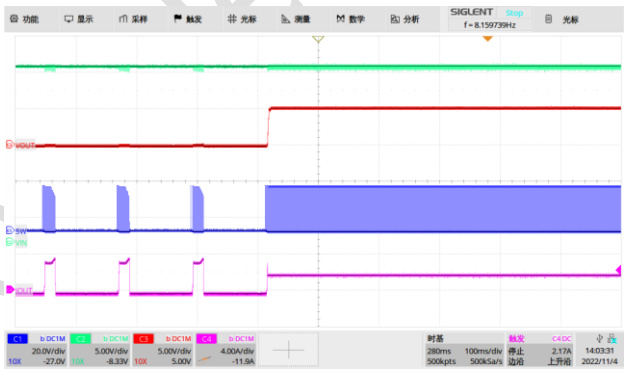


图 8：短路恢复波形 Vin=24V，Vout =5V，Iout=1A



12. PCB 设计注意事项

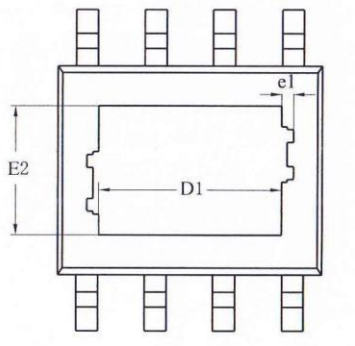
一个好的 PCB 设计能够最大程度地提高系统的稳定性、终端产品的量产良率。为了提高 Hi9103B 系统 PCB 的设计水准，请尽可能遵循以下布局布线规则：

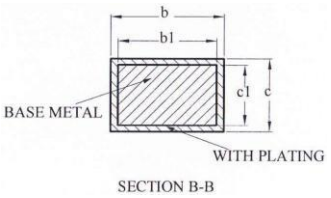
1. 减小开关电流的环路面积，减小由输入端、芯片&MOS D 端、续流二极管与功率电感形成的环路面积；
2. 芯片 FB 管脚为敏感节点，远离功率电感、芯片&MOS D 端、续流二极管等大电流线路，避免受到干扰；
3. 检流电阻 Rcs 要靠近芯片 CS 和 GND 管脚、续流二极管和功率电感，走线尽可能短且宽，在兼顾散热情况下，减小环路面积，降低 EMI 辐射；
4. 系统的输入输出电容靠近芯片布局，可有效减小输入噪声和输出纹波，达到最好的滤波效果，提高系统性能；
5. 芯片的 VDD 电容靠近芯片管脚与 GND 管脚布局，且 VDD 电容的 GND 端、芯片 GND 端与 CS 峰值电流检测电阻 GND 端保持单点连接；
6. 在输出端并联一个假负载，反馈回路更稳定。

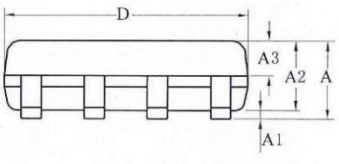
HiChips Confidential

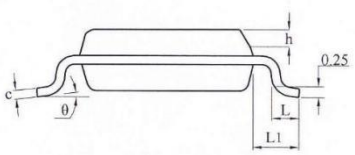
 2017-2024Copyright © HichipsTechnology

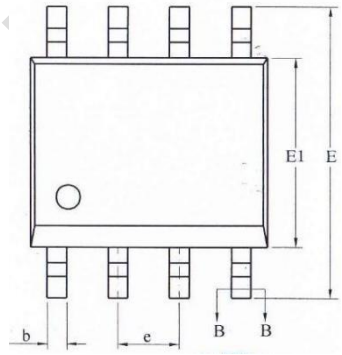
13. 封装信息











SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.65
A1	0.05	—	0.15
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	—	0.50
L	0.50	0.60	0.80
L1	1.05REF		
θ	0	—	8°

Size (mm) / L/F Size (mil)	D1	E2	e1
95*130	3.10REF	2.21REF	0.10REF

2017-2024Copyright © HichipsTechnology